第1章 FPGAを活用するうえで求められる技術

――HDL記述だけでLSIは動かない

荒井航平

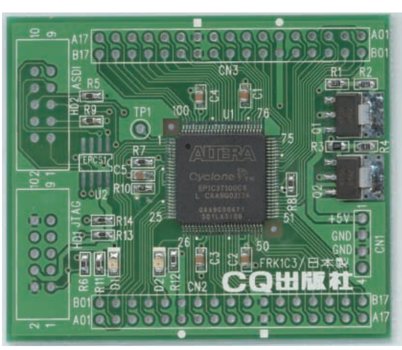
機器設計においてユーザが定義した独自の機能を持つLSI（FPGAやASICなど）が広く使われている．とくに最近では，FPGAが広く普及してきた．FPGA設計ではHDLを用いられるが，HDLを記述できてもFPGAを動作させることはできない．ここでは，実際の設計でFPGAを活用する際に，機能をHDLで記述する以外に何が必要なのか，HDL記述の次にどのような技術を身に付ける必要があるのかについて説明する．

（編集部）

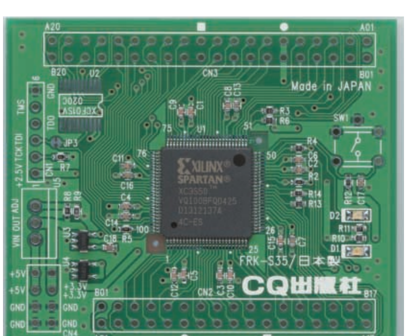
現在では，ディジタルLSI設計のほとんどでHDLが用いられています．また，FPGAメーカから無償版の開発ツールが提供されており，だれもがHDLを使ってFPGAを動かせる時代になりました．HDL設計を身に付けるための情報も多く，手ごろな価格のFPGAボードも提供されています（写真1）．これはとても喜ばしいことだと思います．

ただし，最近ではVHDLやVerilog HDLで記述してシミュレーションするだけで済ませてしまう人が増えているようです．FPGA設計においてHDLで記述できるということは重要です．また，HDL記述が正しいことを確認するためにシミュレーションすることもたいせつなことです．しかし，HDLでソース・コードを記述するだけではLSIは動きません．

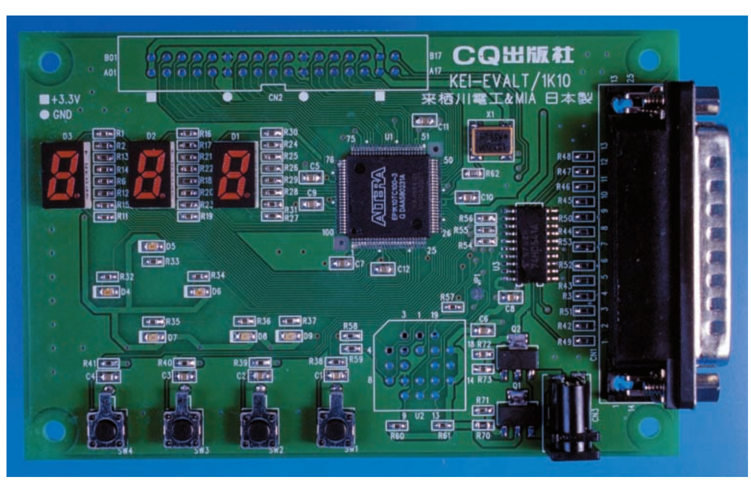
一般的に使用されるFPGAの規模が最大でも数千ゲート



（a）Cyclon基板



（b）Spartan-3基板



（c）ACEX基板

写真1　手軽に使えるFPGAボードの例

（a）は本誌2003年10月号に付属したCyclone基板．（b）は本誌2005年1月号に付属したSpartan-3基板．雑誌に付属していたため，安価に入手できた．（c）は書籍（「FPGAボードで学ぶ論理回路設計」，山際伸一著，CQ出版社）に付属したACEX基板．このほかに，FPGAベンダが安価に提供する評価ボードなどもある．

程度だったころ，多くの設計者はシステム設計の一部としてFPGAの設計を行っていました．現在のような大規模なFPGAはなく，小規模なものでも高価だったため，同じように動作する回路なら集積度の低いFPGAに実装できるように「より小さく，効率的に」と知恵を絞っていました．つまり，設計した回路がどのように動作するかをつねに意識して設計していました．システム設計では，ボード全体の回路を設計することになります．つまり，FPGAの外部回路もいっしょに設計していたのです．場合によってはプリント基板まで設計していました．HDLを使って設計するLSIは，システムの中では一つの部品として取り扱われます．どのように使われるのか，どのように動作するのかを知ることは重要です．

設計の規模が大きくなり，細かな分業が進む今，HDLで記述することだけがしごとになってしまっている人もいることでしょう．しかし，システム設計はとても重要です．HDL設計を身に付けたら，次はLSIを動作させることを考えてみましょう．

1．外部回路を接続するI/O

LSIの内部だけで完結する回路は存在しません．LSIはプリント基板に実装され，ほかの部品との間で信号の入出力を行います．

● I/O規格を合わせる

例えばVHDLでは，std_logicやstd_logic_vectorとして信号を定義します．portで定義すれば，FPGAのI/Oピンで入出力できるようになります．

ディジタル信号は"H"と"L"で表現されることがありますが，実際には電気的な信号です．I/Oピンで入出力する信号には，多くの規格があります(**表1**)．GNDに対する電圧値によって"H"と"L"が決まる方式(**図1**)がよく使われていますが，"H"，"L"で出力される電圧やしきい値などの組み合わせはさまざまです．また，一つの信号であっても，信号線が1本とは限りません．2本の端子を用いる方式(**図2**)もあります．接続する部品どうしでこのI/O規格を合わせないと，信号を正しくやりとりできません．場合によっては，部品を破壊してしまうことになります．

I/O規格の指定は，HDLでは記述できません．FPGA設計ツールで行います．

● ピン配置を検討する

FPGAは，I/Oピンの配置を自由に決められるという特徴を持ちます．しかし，「自由に」とは言っても，ある程度の制約はあります．

表1　FPGAが対応するI/O規格

Altera社のStratix IIの例を示す．FPGAファミリによって対応するI/Oの種類は異なる．

I/O規格	種　類	I/O電圧(V_{CCIO})(V)
LVTTL	シングルエンド	3.3
LVCMOS	シングルエンド	3.3
2.5V LVTTL/LVCMOS	シングルエンド	2.5
1.8V LVTTL/LVCMOS	シングルエンド	1.8
1.5V LVCMOS	シングルエンド	1.5
3.3V PCI	シングルエンド	3.3
3.3V PCI-X mode 1	シングルエンド	3.3
LVDS	差動	2.5(3)
LVPECL	差動	3.3
HyperTransport technology	差動	2.5(3)
Differential 1.5V HSTL Class I and II	差動	1.5
Differential 1.8V HSTL Class I and II	差動	1.8
Differential SSTL-18 Class I and II	差動	1.8
Differential SSTL-2 Class I and II	差動	2.5
1.2V HSTL	基準電圧	1.2
1.5V HSTL Class I and II	基準電圧	1.5
1.8V HSTL Class I and II	基準電圧	1.8
SSTL-18 Class I and II	基準電圧	1.8
SSTL-2 Class I and II	基準電圧	2.5

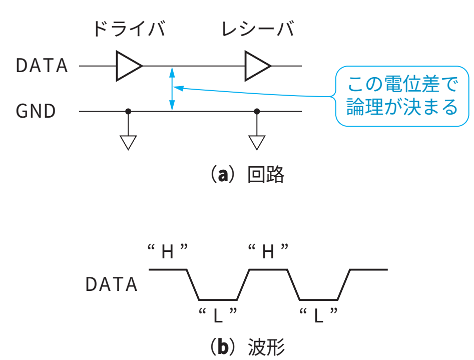


図1　シングルエンド方式

グラウンド(0V)を基準に信号の電圧レベルで"L"と"H"が決まる．3.3V系のTTL規格であるLVTTLでは，＋2.0V以上を"H"レベル，＋0.8V以下を"L"レベルとしている．

一つのFPGAで複数のI/O規格を利用することができますが，1ピンずつ好きなように決められるわけではありません．また，使用するI/O規格ごとに，I/O電源に供給するべき電圧が決められています（**表1**のI/O電圧）．I/O電源は，複数のI/Oピンで構成されるバンク単位に供給します．したがって，供給する電圧によって，そのバンクで使用できるI/O規格が決まります．例えば3.3V LVTTLのピンとDDRメモリ用のSSTL2のピンでは電圧が異なるので，同じバンクに配置できないことになります．しかし，3.3V LVTTLのピンと3.3V LVCMOSのピンであれば同じバンクに配置できます．同じバンクに配置できないI/O規格を選択してしまうと，配置配線時にエラーになります（**図3**）．

これは，実際の設計では非常に重要なことです．FPGAの設計が完了してからプリント基板の設計を開始することはあまりありません．設計初期の段階で，FPGA設計の担当者がピン配置を十分に検討する必要があります．

● ドライブ電流を考慮する

実際の設計でもっともよく使うI/O規格は，現在でもLVTTLとLVCMOSです．FPGAではさらに，出力端子のドライブ電流まで指定できるものがあります．

例えば米国Altera社のStratix IIの場合，3.3V LVTTLでは，24mA，20mA，16mA，12mA，8mA，4mAという出力ドライブ電流を選択できます（**表2**，一部制限のあるピンもある）．デフォルトの設定は最大なので，24mAということになります．これが実際の回路動作において影響をきたす場合があります．

回路に必要以上に大きな電流を流してしまうと，オーバシュートやアンダシュートが発生します．実際に何mAが適切なのかは，FPGAから出力された信号を受信する部品の特性やこの信号がつながる配線パターンの長さによって異なります．数十cmというように配線パターンが長いときやLEDのように大きな電流を必要とする部品を接続するのでなければ，最大24mAというドライブ電流でなくとも

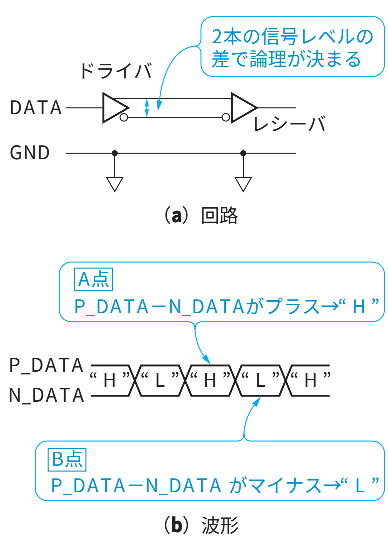


図2　差動方式

差動インターフェースは，一つの信号当たりかならず2本の信号線が使われる．2本の信号線の電位差が信号レベルになる．例えば差がプラスであれば"H"，マイナスであれば"L"のように認識する．

表2　可変ドライブ電流

Altera社のStratix IIの例を示す．ピンごとにドライブ可能な電流（I_{OL}，I_{OH}）を変更できる．

I/O 規格	ドライブ電流（mA）	
	カラムI/Oピン	ロウI/Oピン
3.3V LVTTL	24，20，16，12，8，4	12，8，4
3.3V LVCMOS	24，20，16，12，8，4	8，4
2.5V LVTTL/LVCMOS	16，12，8，4	12，8，4
1.8V LVTTL/LVCMOS	12，10，8，6，4，2	8，6，4，2
1.5V LVCMOS	8，6，4，2	4，2
SSTL-2 Class I	12，8	12，8
SSTL-2 Class II	24，20，16	16
SSTL-18 Class I	12，10，8，6，4	10，8，6，4
SSTL-18 Class II	20，18，16，8	—
HSTL-18 Class I	12，10，8，6，4	12，10，8，6，4
HSTL-18 Class II	20，18，16	—
HSTL-15 Class I	12，10，8，6，4	8，6，4
HSTL-15 Class II	20，18，16	—

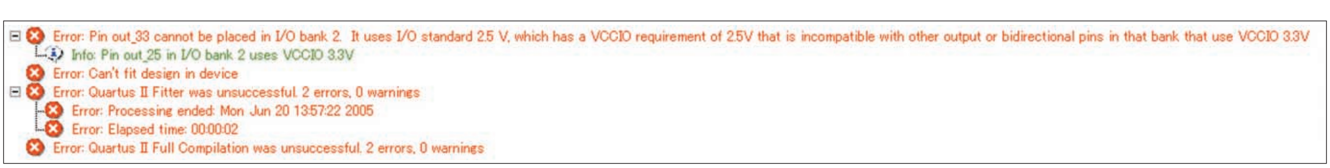


図3　I/O規格指定のエラー・メッセージの例

同じバンクに配置できないI/O規格を選択してしまうと，配置配線時にエラーになる．図は，3.3V LVTTLのout_33というピンを，2.5V電源のI/Oバンクに指定してしまった例．

信号のやりとりができるのが普通です．ドライブ電流の変更は，Altera社のFPGAの場合ならQuartus IIのAssignment Editorを使って行います(図4)．

プリント基板上で，データの書き換えという操作だけでドライブ電流の設定を行えるのがFPGAの良い点の一つですが，電気的特性についての十分な知識を持っていないと，不ぐあいにつながることもあります．

● 高速I/Oではプリント基板設計が重要

最近のFPGAのI/Oは，高速インターフェースにも対応しています．数百Mbps以上の転送速度の信号では，FPGAに実装された回路の品質だけでなく，FPGAと接続する部品やプリント基板など，FPGA以外の技術要素がたいせつになります．

設計したLSIが意図したとおりに動作しない場合，FPGAの不ぐあいのように見えます．そこでまず，記述したHDLソース・コードにまちがいがないことをシミュレーションで検証する必要があります．これで不ぐあいが発見されれば，HDLソース・コードを修正するだけです．

シミュレーションで正しく動作する場合は，実際の波形を観測する必要があります．とはいえ，近年多用されるBGAパッケージでは，ピンに直接プローブを当てるということが困難です．FPGAでは，ロジック・アナライザ機能を回路といっしょに埋め込んで，FPGA内部の信号を観察する手法もあります．Quartus IIにはSignalTap IIという機能が標準で付属しています(図5)．

論理的な動作が正常でありながら，期待したとおりに動作しない場合，FPGA以外の要素に問題がある可能性があります．ロジック・アナライザの表示波形はディジタルの“H”と“L”です．しかし，ディジタルLSIのFPGAであっても，くっきりと“H”と“L”になる信号が出力されるわけではありません．したがって，FPGAからの出力信号が，どのような状態で後段の部品に届いているのかをオシロスコープで確認しなくてはなりません(図6)．もちろん，正しく信号を計測する技術も必要です．

2. 電源を正しく供給する

LSIは，電源を供給しなければ動作しません．とはいえ，どのように電源を供給するのかまで意識してHDLを記述する人はほとんどいないと思います．HDLで電源を記述す

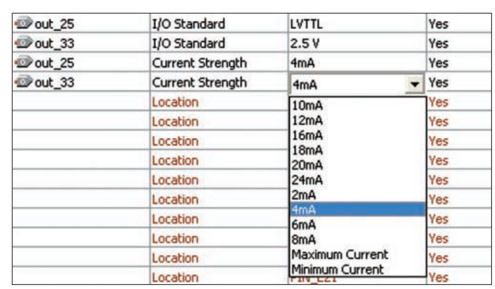


図4 可変ドライブ電流の設定
Altera社のFPGAの場合，Quartus IIのAssignment Editorで設定する．

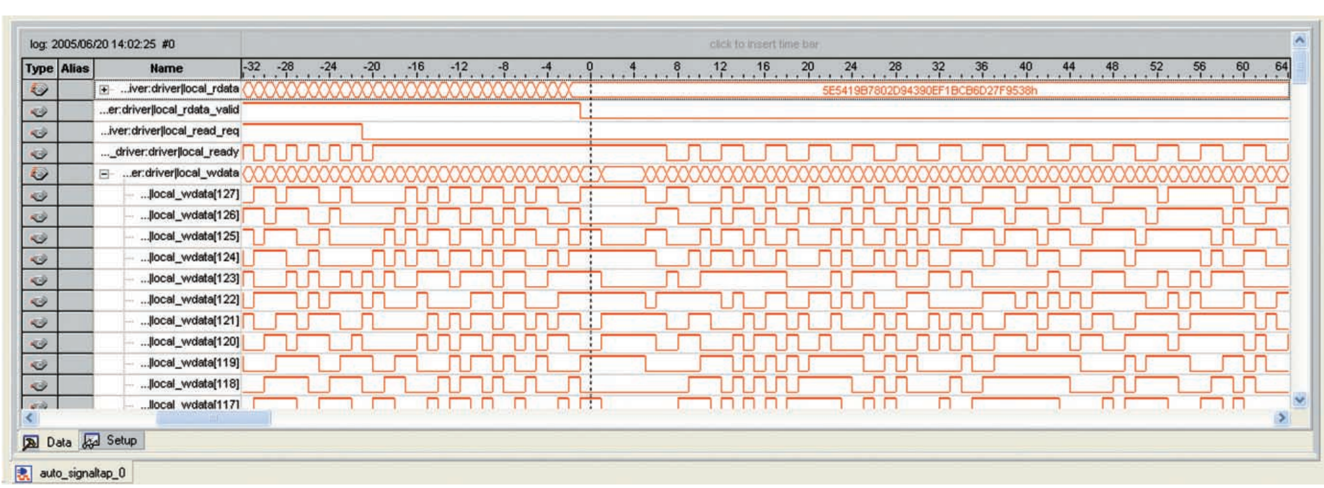


図5 ロジック・アナライザの表示
FPGA内部の信号を観察するツールSignalTap IIの表示例．ロジック・アナライザを使って観測した信号の表示とほぼ同様である．ディジタル信号が“H”と“L”の波形で示される．



図6　オシロスコープの表示

ディジタル信号は単なる“H”と“L”の波形ではなく，複雑な形状となる．波形がひずんでしまったり，ノイズの影響を受けると，正しい信号伝達ができなくなる．

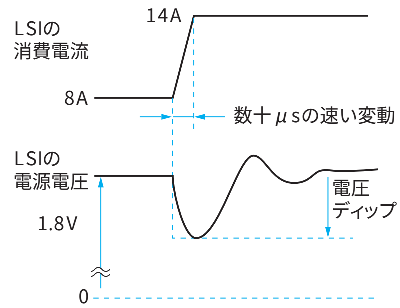


図7　電源電圧ディップ

LSIの消費電流が8Aから14Aに急しゅんに変化した瞬間，電源電圧が下がってしまった例．

ることはないので，それが当然だと思うかもしれません．しかし，LSIの動作によって必要な電源が異なることもあります．

「シミュレーションは完ぺき，従来とは比べものにならないほど高い性能を持つHDL記述」がLSIの誤動作を引き起こしてしまうかもしれないのです．そして，その問題を解決するために，とても高性能な（つまりとても高価な）電源が必要になることもあります．

● 自身の動作が原因で不ぐあいが発生することがある

LSIの製造技術の進歩に伴い，1チップに集積可能な回路規模が増大し，I/Oピンの数も増えました．動作速度も向上しています．そして，高速に多くのデータをやりとりできるようになりました．

一般に，LSIが高速に動作すると消費電流が増えます．また，大きな電流が流れるI/Oピンを一度に切り替えると，大きな電流変動が発生します．完全同期回路で設計していれば，I/Oピンの状態は同時に切り替わります．いまや数百本のI/Oピンを持つLSIは珍しくありません．数Aもの電流が瞬間的に変化すると，電源回路の特性によっては電圧が変わってしまうことがあります（図7）．そして，LSIの動作電圧より下がってしまうと，LSIにはリセットがかかるか，内部信号の一部が影響を受けて論理的にありえない動作を起こすかもしれません．

● FPGAに合った電源部品を選ぶ

昨今のFPGAに必要とされる電源には，

- 低電圧
- 低リプル
- 大電流
- 高速応答

という性能が要求されます．しかし，このような電源回路を設計するには豊富な経験が必要です．

最近の高性能FPGA向けであれば，非絶縁型の「オンボード電源モジュール（OBP）」または「分散負荷（POL）電源モジュール」を使うのが最適です（図8）．部品コストは上がってしまいますが，開発期間や信頼性を考慮すれば，全体では妥当な場合も多いはずです．

ただし，数百円まで低コスト化が進んだ小規模FPGAに数千円のオンボード電源モジュールを使うわけにはいきません．このような場合は，必要な電流に合わせて，安価に構成できる電源回路を独自に設計する必要があります．

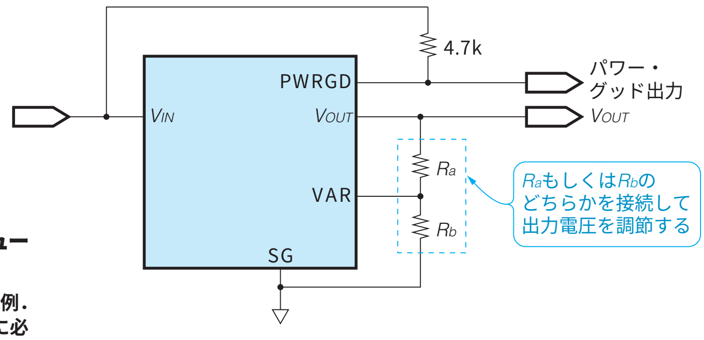
● 電源とプリント基板設計

電源についてもプリント基板設計が重要です． どんなに高性能な電源を使っても，その電源をプリント基板上に適切に実装していなければ効果がありません．

FPGAは多くの電源/GNDピンを持ちます． 電源/GNDピンへのパターン，フィルタやバイパス・コンデンサの配置などを考慮して設計しなければなりません．

● 消費電力の予測

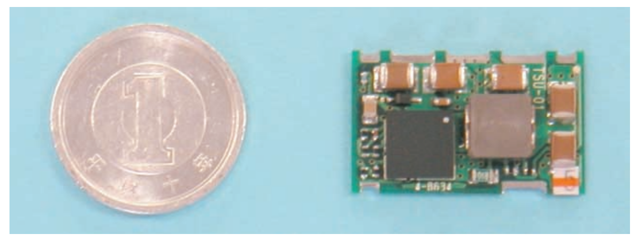
通常，使用する部品の最大消費電力を考慮して電源容量を決めます．しかし，FPGAのデータシートには，消費電



（a）回路図

出力電圧	R_a(Ω)	R_b(Ω)
1.0V	767	オープン
1.2V	2546	オープン
1.25V	3187	オープン
1.5V	9451	オープン
1.65V	22336	オープン
1.8V	297197	オープン
1.95V	オープン	30131
2.25V	オープン	9363
2.5V	オープン	5947
3.0V	オープン	3438
3.3V	オープン	2744

（b）抵抗値



（c）外観

図8
FPGA向けDC-DC変換モジュールの使いかた
ベルニクスのBSV-1.8S7R0Mの例．外付け部品は，電圧設定のために必要な抵抗だけ．

力が明記されていません．回路の動作によって消費電力が変わるためです．つまり，FPGAの設計がすべて完了してからでないと，正確な消費電力はわからないのです．

しかし，それでは遅すぎます．なぜなら，FPGAの開発を始める段階でシステム開発も進んでおり，プリント基板設計も並行して進められるケースが多いためです．消費電力を予測できないとこれらの開発作業が停滞してしまいます．

そこで最近では，FPGAメーカが消費電力の見積もりツールを提供しています（図9）．設計を開始する前や設計の初期段階であっても，消費電力を見積もることできます．使用するFPGAの型名，回路規模，I/O規格，PLL/DLLの構成，内蔵メモリの使用量などを入力することで，予測消費電力が得られます．

開発中のHDLソース・コードや仮の論理合成結果をもとに消費電流を見積もり，その結果をシステム開発に反映させる必要があります．

3．コンフィグレーションが必要

FPGAは，初期状態のままではまったく動作しません．回路データの書き込みを行うことで動作するLSIに変身します．これをコンフィグレーションと言います．

● 動作を始めるまでに時間がかかる

FPGAを使うときには，コンフィグレーションに十分な注意が必要です．ほとんどの部品は，電源が投入されるとすぐに動作を始めます．しかし，FPGAの場合，コンフィグレーション動作を始めることはあっても，LSIとしてはすぐに動作しません．LSIとして機能し始めるのは，しばらく時間がたってからのことです．

したがって，FPGAがしばらく動作しない状態であってもほかの部品が影響を受けないような設計が求められます．ボード全体の回路はもちろんのこと，FPGAの内部の回路についてもHDL記述時に考慮しておく必要があります．例えば，FPGAが動作を始めたときに，ほかの部品に対して動作の開始を知らせるしくみが必要になることもあります．

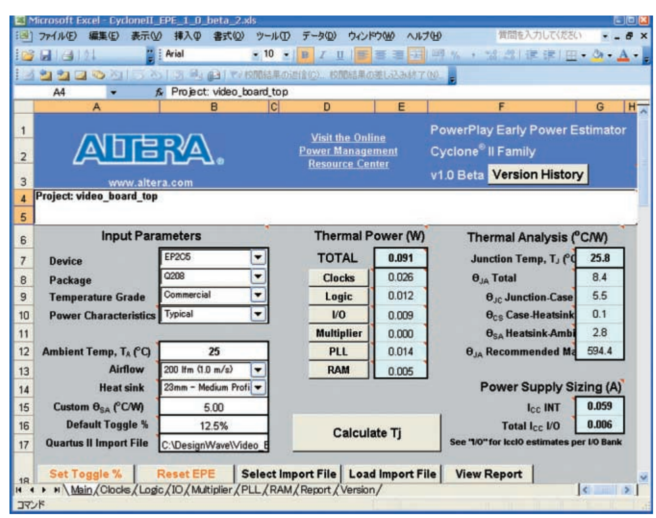


図9　消費電力見積もりツールの例
Altera社のPowerPlay Early Power Estimator．設計コンセプト段階で消費電力の見積もりが可能なExcelベースのツール．また，配置配線などの結果も含めたより精度の高い見積もりツールとして，Quartus IIに統合されたPowerPlay Power Analyzerも提供されている．

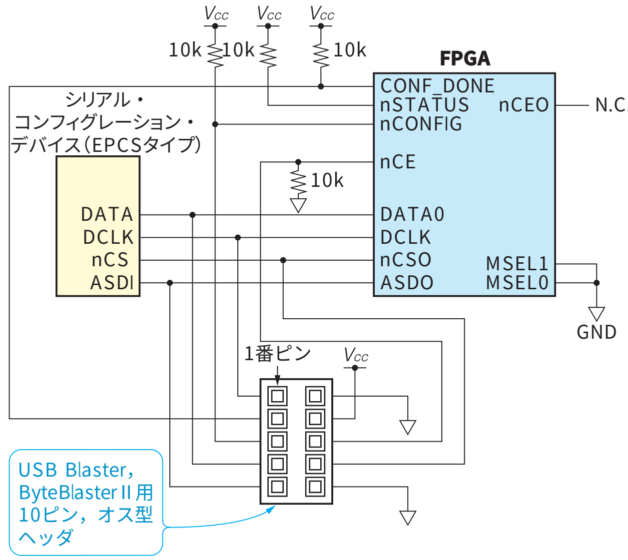
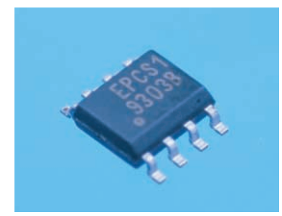
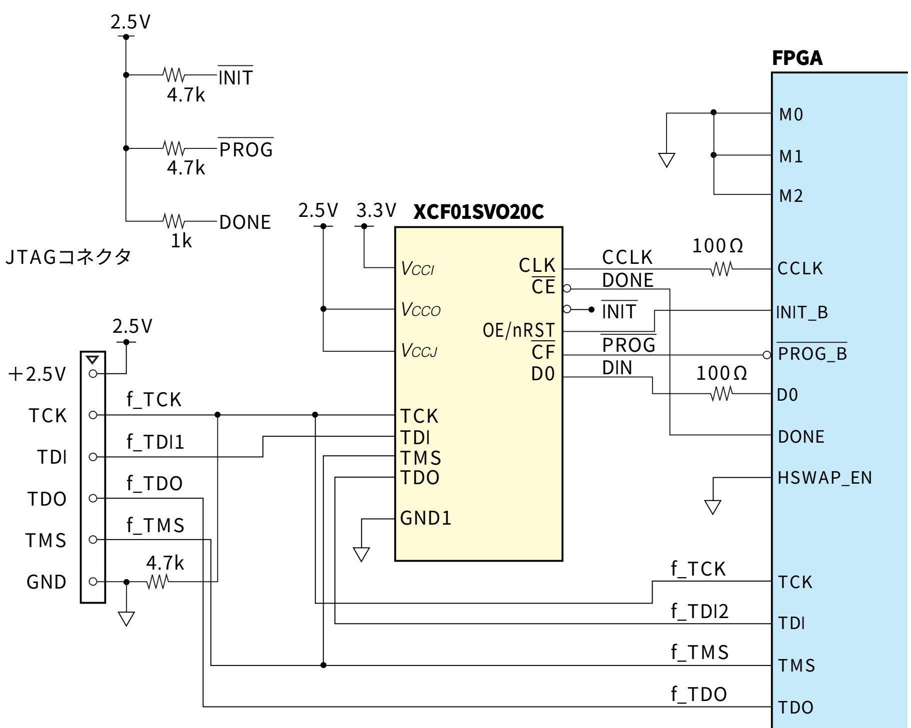


図10
アクティブ・シリアル(AS)方式によるコンフィグレーション回路
Altera社のFPGAでEPCSタイプのコンフィグレーションROMを用いるときの回路．

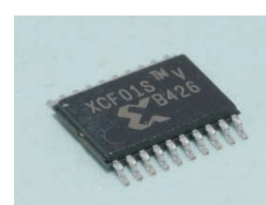
(**a**) 回路図



(**b**) EPCSタイプのコンフィグレーションROM



(**a**) 回路図



(**b**) XCFタイプのコンフィグレーションROM

図11　マスタ・シリアル方式によるコンフィグレーション回路
米国Xilinx社のFPGAでXCFタイプのコンフィグレーションROMを用いるときの回路．

● FPGAが動作しているかどうかを知る

FPGAにはコンフィグレーション回路が必要です(図10，図11)．最近のFPGAは複数のコンフィグレーション・モードを持っているので，回路設計の際に適切な方法を検討する必要があります．

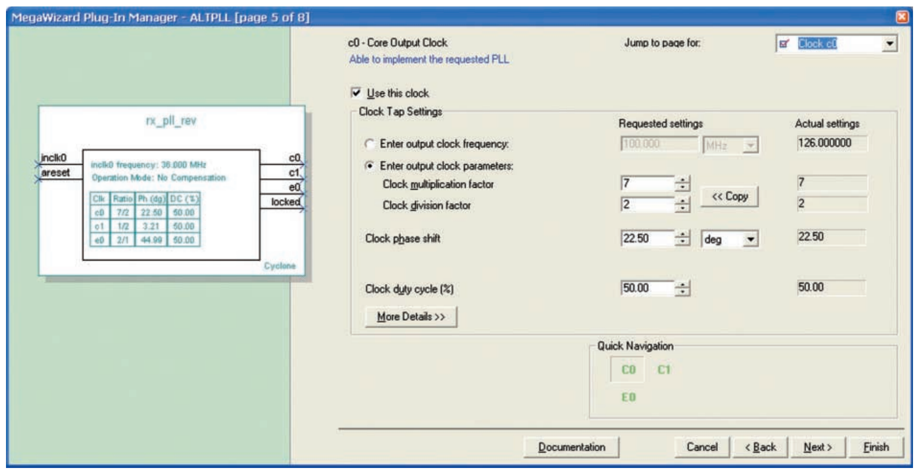
例えば回路データをパソコンから直接書き込む方法(おもにFPGAの評価や学習のとき)，コンフィグレーション専用ROMを用いる方法，汎用のフラッシュ・メモリを使

Column　HDLで記述できない動作

FPGAの主機能は，任意の論理回路を構成することといえるでしょう．しかし，最近のFPGAは，ディジタル信号処理ブロック，PLL/DLL回路，内部メモリ，SerDes回路など，特徴的な機能を持つハード・マクロを内蔵するようになりました．これらの機能は，HDLによるRTL記述ができるだけでは使いこなせません．

これらの機能のブロックは，FPGA開発ツールを使って生成します．Quartus IIであれば，MegaWizard Plug-In Managerを用いて構成します．図A-1はPLLの構成を設定する画面の一部です．

構成した結果は，VHDLやVerilog HDL，回路図ブロック・シンボルで生成されます．HDL記述では，それらの機能ブロックを呼び出して接続することになります．



図A-1
FPGA内蔵PLLの設定
FPGA設計ツールを使って機能を設定する．Quartus IIの場合，MegaWizard Plug-In Managerを利用する．

う方法などを検討します．また，回路を用意するだけでなく，開発ツール側でもコンフィグレーション方法を同じように設定します．

コンフィグレーションにまつわる障害に直面することもあります． コンフィグレーション・モードの設定ミスや配線ミスなど，気づいてみれば単純な原因が多いのですが，解決に多くの時間を要することがあります．

FPGAには，コンフィグレーションの完了を意味する信号が用意されています．Altera社のデバイスならconf_done信号で“H”が完了を示します．これを確認することで，コンフィグレーションが終了しているのか，あるいはコンフィグレーションが終了していなくてFPGAが動作していないのかを判別することができます．

BGAパッケージを使用するときには，プリント基板設計時に，このピンからの出力を観察しやすくするようなくふうを施しておかなければなりません．

参考・引用*文献

(1) 冨田幹貴；LVDSを使う理由，FPGA活用チュートリアル，CQ出版社，2004年3月．
(2) 月元誠士；高性能LSIのためのオンボード電源技術，FPGA活用チュートリアル，CQ出版社，2004年3月．
(3) 井倉将実；高性能LSI向けオンボード電源回路集，FPGA活用チュートリアル，CQ出版社，2004年3月．
(4) 総力特集 付属FPGA基板を使った回路設計チュートリアル，Design Wave Magazine，2003年10月号．
(5) 総力特集 付属FPGA基板を使った回路設計チュートリアル2，Design Wave Magazine，2005年1月号．
(6) Stratix II Device Handbook，Altera，May 2005.

あらい・こうへい
FPGAエキスパート